

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representation of
The original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

English translation of the representative drawing of JPA No.6-
149439

- 1: keyboard signal distributor
- 2: keyboard
- 3: devices
- 4: scan signal generator
- 5: input/output port
- 11: scan signal detector
- 12: memory
- 13: controller
- 14: address bus switching device
- 15: data bus switching device

(43) Date of publication of application: 27.05.94

G06F 3/02
G06F 3/02

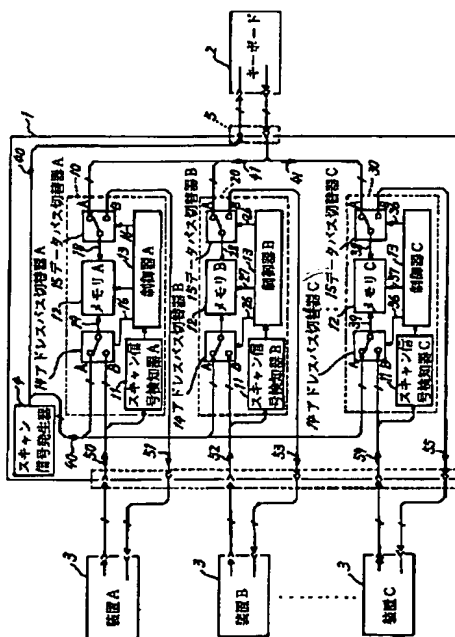
(71) Applicant: **SANYO ELECTRIC CO LTD**

(72) Inventor: ASAO MOTOAKI

(57) Abstract:

CONSTITUTION: This device is provided with a scan signal generator 4 arranged between terminals for keyboard provided at plural devices 3 and a keyboard 2 for scanning the keyboard 2 and plural memories 12 for storing outputs from the keyboard 2 corresponding to the scan from the scan signal generator 4, and stored contents in the memories 12 are outputted to the respective devices 3 as scan response signals corresponding to scan output signals generated from the respective devices 3.

COPYRIGHT: (C)1994,JPO&Japio



X

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-149439

(43) 公開日 平成6年(1994)5月27日

(51) Int. Cl. 5

G 0 6 F 3/02

識別記号

庁内整理番号

F I

技術表示箇所

3 9 0 A 7165-5 B

3 2 0 D 7165-5 B

審査請求 未請求 請求項の数 1

(全 6 頁)

(21) 出願番号 特願平4-293491

(22) 出願日 平成4年(1992)10月30日

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 浅尾 元明

大阪府守口市京阪本通2丁目18番地 三洋
電機株式会社内

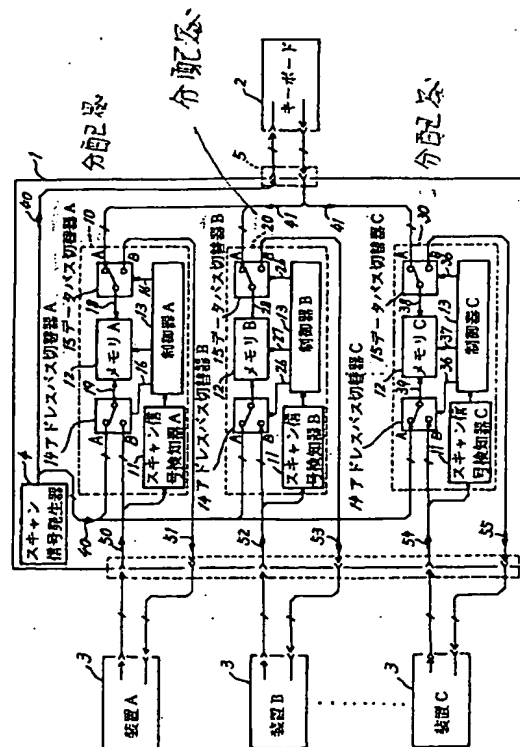
(74) 代理人 弁理士 丸山 敏之 (外3名)

(54) 【発明の名称】 キーボード信号分配器

(57) 【要約】

【目的】 キーボード入力によって、同一のデータを必要とする複数の装置に対し一度に全数入力し、安価にシステムを構成する。

【構成】 複数の装置3に設けられたキーボード用端子とキーボード2との間に配置し、キーボード2をスキャンするスキャン信号発生器4と、スキャン信号発生器4からのスキャンに対するキーボード2からの出力を記憶する複数の記憶手段12を具備し、各装置3から発せられるスキャン出力信号に対し、該記憶手段12の記憶内容をスキャン応答信号として各装置3に出力する。



【特許請求の範囲】

【請求項1】 マトリクスタイプのキーボードと、複数の装置の各々に設けられたキーボード用コネクタの間に配置し、該キーボードをスキャンするスキャン信号発生器と、該スキャン信号発生器からのスキャン出力信号に対するキーボードからのスキャン応答信号を記憶する複数の記憶手段を具備し、各装置から発せられるスキャン出力信号に対し、該記憶手段の記憶内容をスキャン応答信号として各装置に出力する事を特徴とするキーボード信号分配器。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、マトリクスタイプのキーボードからの同一のコマンドやデータ等の信号を、複数の装置に送るキーボード信号の分配器に関するものである。

【0002】

【従来の技術】 多分野に於て、生産や事務処理に使われているシステムは、様々な装置で構成されているが、今日では、各装置はシステムユースを想定して、汎用インターフェースや専用インターフェースを装備している。しかしながら、インターフェース機能を持ちながら、キーボードからの入力にしか対応していないソフトウェアを持った装置も少なくない。システム構成上の必要により、これらキーボードからの入力にしか対応していない同じ装置を複数使用して、システムを構成しなければならない場合も多い。従来は、これらの装置を使用する場合は、各装置毎にキーボードを設け、1台毎に入力する、又は図4に示すようにキーボード(2)によって操作されるホストコンピュータ(70)と各装置(61)～(63)との間に、通信回線(71)等を設け、装置(61)～(63)のプログラムを改造し、更にホストコンピュータ(70)のプログラムを新たに開発し、ホストコンピュータ(70)によりコントロールしなければならなかった。

【0003】

【発明が解決しようとする課題】 しかしながら、前述の様に各装置(61)～(63)毎にキーボード(2)を設け、1台毎に入力しては、システムとして性能的に競争力を期待できず、作業負担が大きい。又、装置(61)～(63)のプログラムを通信回線等(71)からの入力に対応するように変更し、ホストコンピュータ(70)を付加し、更にホストコンピュータ(70)用のプログラムを新たに開発すれば、一括入力、制御が可能となるが、装置の改造をし、ホストコンピュータを付加しなければならず、装置、開発コストがかかる。

【0004】

【課題を解決する為の手段】 本発明は、マトリクスタイプのキーボード(2)のコネクタと、複数の装置(3)の各々に設けられたキーボード用コネクタとの間に配置し、該キーボード(2)をスキャンするスキャン信号発生器(4)

と、該スキャン信号発生器(4)からのスキャン出力信号に対するキーボード(2)からのスキャン応答信号を記憶する複数の記憶手段(12)を具備し、各装置(3)から発せられるスキャン出力信号に対し、該記憶手段(12)の記憶内容をスキャン応答信号として各装置(3)に出力することによって上記課題を解決した。キーボード信号分配器(1)は、キーボード(2)用の入出力ポート(5)、スキャン信号発生器(4)及びメモリ(12)、スキャン信号検知器(11)、アドレスバス切替器(14)、データバス切替器(15)、制御器(13)からなる複数の分配器(10)(20)(30)と、複数の装置(3)用の入出力ポート(6)を具備している。

【0005】

【作用】 装置(3)からのスキャン信号出力(50)(52)(54)がない場合、制御器(13)はアドレスバス切替器(14)とデータバス切替器(15)をA側にし、メモリ(12)を書込みモード(以下、WRモードと記す)にしている。スキャン信号発生器(4)は常時、高速のスキャン信号(40)をキーボード(2)及び各メモリ(12)のアドレスに発し、キーボード(2)からのスキャン応答信号(41)を分配器(10)(20)(30)のデータバス切替器(15)を経て、メモリ(12)に書き込む。

【0006】 装置(3)が本キーボード信号分配器(1)にスキャン出力信号出(50)(52)(54)を出して、キーボード信号分配器(1)にデータを要求すると、キーボード信号分配器(1)はスキャン信号検知器(11)に依り、装置(3)からの要求を認識し、制御器(13)に伝達する。制御器(13)は、メモリ(12)が書き込み中の場合は、現行の書き込みサイクルを終了させて、メモリ(12)を読み込みモード(以下、RDモードと記す)にし、アドレス、データの両バス切替器(14)(15)を装置(3)側であるB側へ切替える。装置(3)からのスキャン出力信号(50)(52)(54)がアドレスとしてメモリ(12)に加わり、メモリ(12)の内容がデータバス(18)(28)(38)を経て、スキャン応答信号(51)(53)(55)として、装置(3)へと送られる。

【0007】

【発明の効果】 インターフェース機能を持ちながら、キーボードからの入力にしか対応していない同じ装置(61)～(63)を使用してシステムを構成する場合、本発明のキーボード信号分配器(1)を使用することにより、該装置(61)～(63)の改造やホストコンピュータ(70)の付加、更にホストコンピュータ(70)用のプログラムの新たな開発が不要になり、装置コスト、開発コストを抑えることが出来、簡単に安価なシステムを構成できる。その上、操作も何等変更はなく、マニュアルの新規作成や研修等も不要になり、間接コストも節減できる。

【0008】

【実施例】 以下、本発明の一実施例につき、図面に沿って詳述する。図1に本発明のキーボード信号分配器(1)のブロック図及びマトリクスタイプのキーボード(2)と装置(3)を示す。本実施例ではキーボードのマトリクス

サイズは5 X 8である。又、装置(3)として、多数の映像表示器に1画面を拡大して出す、マルチビジョン用の拡大処理装置が用いられた。該拡大処理装置には、拡大率、表示パターン、入力映像信号の指定等のデータが送られる。本発明のキーボード信号分配器(1)は、スキャン信号発生器(4)と複数の分配器(10)(20)(30)から成り、各分配器(10)(20)(30)は各装置(3)に対応して、1対1に配置されている。各分配器(10)(20)(30)はスキャン信号検知器(11)、制御器(13)、アドレスバス切替器(14)、データバス切替器(15)、及びメモリ(12)により構成されている。

【0009】スキャン信号発生器(4)のスキャン出力信号(40)は各分配器(10)(20)(30)のアドレスバス切替器(14)のA側とキーボード(2)に加えられており、キーボード(2)からのスキャン応答信号(41)はデータバス切替器(15)のA側に加えられている。又、図示していないが、スキャン信号発生器(4)にはクロック発信器が内蔵されており、各分配器(10)(20)(30)の制御器(13)に加えられ、メモリ(12)の書き込み信号(以下、WR信号と記す)の生成に使用されている。

【0010】装置(3)のスキャン出力信号(50)(52)(54)はアドレスバス切替器(14)のB側とスキャン信号検知器(11)に加えられ、データバス切替器(15)のB側からのスキャン応答信号(51)(53)(55)が装置(3)に加えられる。スキャン信号検知器(11)は装置(3)からのデータ要求を検知し、制御器(13)に伝える。制御器(13)はバス切替信号(16)(26)(36)により、アドレスバス切替器(14)、及びデータバス切替器(15)を切替制御し、WR信号(17)(27)(37)によりメモリ(12)のRDモード、WRモードの制御をしている。

【0011】図2と図3は本実施例のタイミングを示すチャートである。図3は図2に於ける期間Xの部分拡大したものである。図2及び図3では分配器(10)に装置A(3)からスキャン出力信号(50)が入り、分配器(20)乃至分配器(30)には装置(62)(63)から何等信号が入らなかった場合を示している。バス切替信号(16)(26)(36)は“H”の時はA側、“L”の時はB側となる。装置(3)のRDモードは“H”の時に装置(3)がRDモードであることを表している。

【0012】動作を詳細に説明すると、システムの立上げ時、装置(3)は装置(3)内部のイニシャライズに専念し、キーボード信号分配器(1)にはスキャン出力信号(50)(52)(54)は出さない。従って、アドレスバス切替器(14)とデータバス切替器(15)はA側になり、メモリ(12)はWRモードになる。キーボード信号分配器(1)は、即刻立上がり、スキャン信号発生器(4)がキーボード(2)に対して、連続的にスキャン出力信号(40)を発し、キーボード(2)はそれらに回答し、スキャン応答信号(41)を返す。本実施例ではスキャン信号発生器(4)のスキャンスピードは100ナノ秒/スキャンで、5スキャンでフル

スキャン(=500ナノ秒)となる。図2及び図3で、各スキャンを1から5の番号で表わし、1から5のフルスキャンを[F]で表している。

【0013】アドレスバス切替器(14)とデータバス切替器(15)はA側になっていて、メモリ(12)はWRモードであるので、キーボード(2)からの応答は、スキャン信号発生器(4)により指定されたアドレスのメモリ(12)に、連続的に書込まれる。この状態は図3に於て、時間T1以前に示されている。図3に於て、スキャン信号発生器(4)のスキャン出力信号(40)は、そのままメモリ(12)のアドレス信号となり、メモリ(12)のデータバス(18)(28)(38)にはキーボード(2)からのデータ(41)が供給され、かつ、制御器(13)によりメモリ(12)はWRモードになっているので、WR信号(17)(27)(37)が供給されている。

【0014】次に、装置A(3)がイニシャライズを完了し、動作の為に必要なコマンドやデータをキーボード信号分配器(1)へ要求する為に、キーボード信号分配器(1)へスキャン出力信号(50)を発した場合について説明する。本実施例では装置(3)のスキャンスピードは5マイクロ秒/スキャンである。フルスキャン(=5スキャン)は25マイクロ秒となる。スキャン信号検知器A(11)は、装置A(3)の発した最初のスキャン出力信号のエッジ(図2及び図3のT1点)を検知し、制御器A(13)へ装置A(3)からデータのリクエストがあったことを伝達する。制御器A(13)はスキャン信号検知器A(11)からの信号を受けると、1.5マイクロ秒後(図2及び図3のT2点)にアドレス及びデータ両バス切替器(14)(15)をA側からB側へ切替える。又、スキャン信号発生器(4)と装置A(3)は非同期であり、互いのステータスも確認していないので、スキャン信号発生器(4)のタイミングでキーボード(2)のデータを、メモリA(12)に書き込み中に切替えてデータが損われないように、切替の直前の書き込みは禁止する。

【0015】アドレス及びデータの両バス切替器(14)(15)がB側になり、メモリA(12)がRDモードになると、メモリA(12)のアドレスバス(19)には装置A(3)からのスキャン出力信号(50)、データバス(18)にはアドレスで指定されたメモリA(12)の内容が出力される。スキャンサイクルの後半(エッジから2.5マイクロ秒後、図2及び図3のT3点)に於て、該データバス(18)上のデータは装置A(3)に取込まれ、装置A(3)は次の2番目のスキャン出力信号(50)を出す。2番目以降はメモリA(12)は既にRDモードになっており、アドレス、データ両バス切替器(14)(15)共、B側になっているので、2番目のサイクルの前半にメモリA(12)のアドレスは装置A(3)の出したスキャン出力信号(50)と同一となっている。メモリA(12)からは該アドレスの内容がデータバス(18)上に出され、2番目のサイクルの後半に装置A(3)に取込まれる。以後、最終スキャン出力信号まで、同様に繰り返され、最終スキャンが完了すると、制御器A(13)は、

バス切替信号(16)を“H”にして、メモリA(12)のアドレスとデータの両バス(19)、(18)をA側に切替え、メモリA(12)をWRモードにする。図2に於て、T4点がこれに相当する。以後、上記前半と同様の動きを繰り返し、装置(3)からスキャン出力信号が発せられると上記後半の動作を繰り返す。

【0016】尚、各装置(3)間についても同期関係はないが、各装置(3)ごとに専用の分配器(10)(20)(30)が設けられており、夫々は独立している。よって、各装置(3)からのスキャン信号出力(50)(52)(54)による、キーボード信号分配器(1)へのデータリクエストは、各分配器(10)(20)(30)に内蔵されている制御器(13)により、スキャン信号発生器(4)との間で、前述の如く、タイミング調整を行なえばよく、各装置(3)は他の装置とは何等関係なく、独立してスキャン出力信号(50)(52)(54)を出し、前述したようにメモリ(12)に蓄えられたキーボード(2)のデータを読み込むことが出来る。

【0017】上記実施例の説明は、本発明を説明するためのものであつて、特許請求の範囲に記載の発明を限定し、或は範囲を減縮する様に解すべきではない。又、本発明の各部構成は上記実施例に限らず、特許請求の範囲に記載の技術的範囲内で種々の変形が可能であることは勿論である。

【図面の簡単な説明】

【図1】本発明のキーボード信号分配器を含んだシステムのブロック図である。

【図2】図1に於けるシステムのタイミングチャートである。

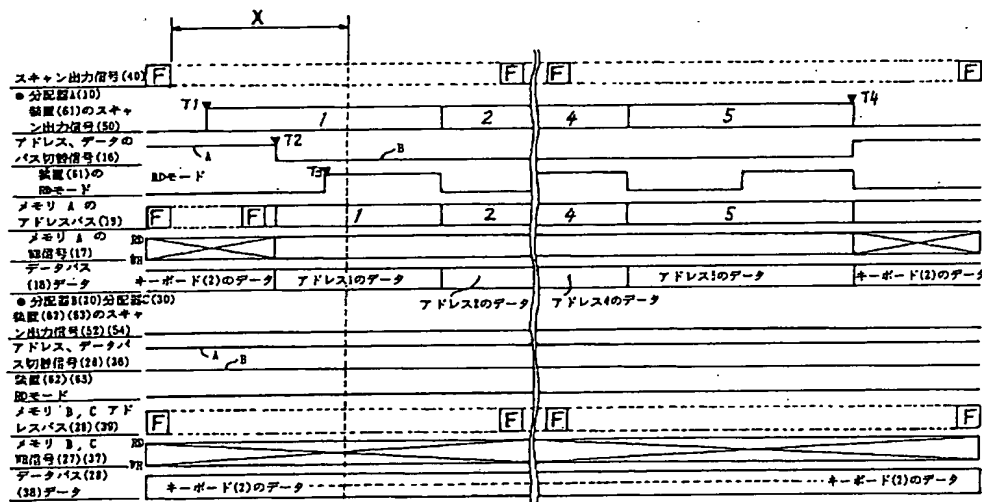
【図3】図2に於けるタイミングチャートの一部拡大図である。

【図4】従来方式である。

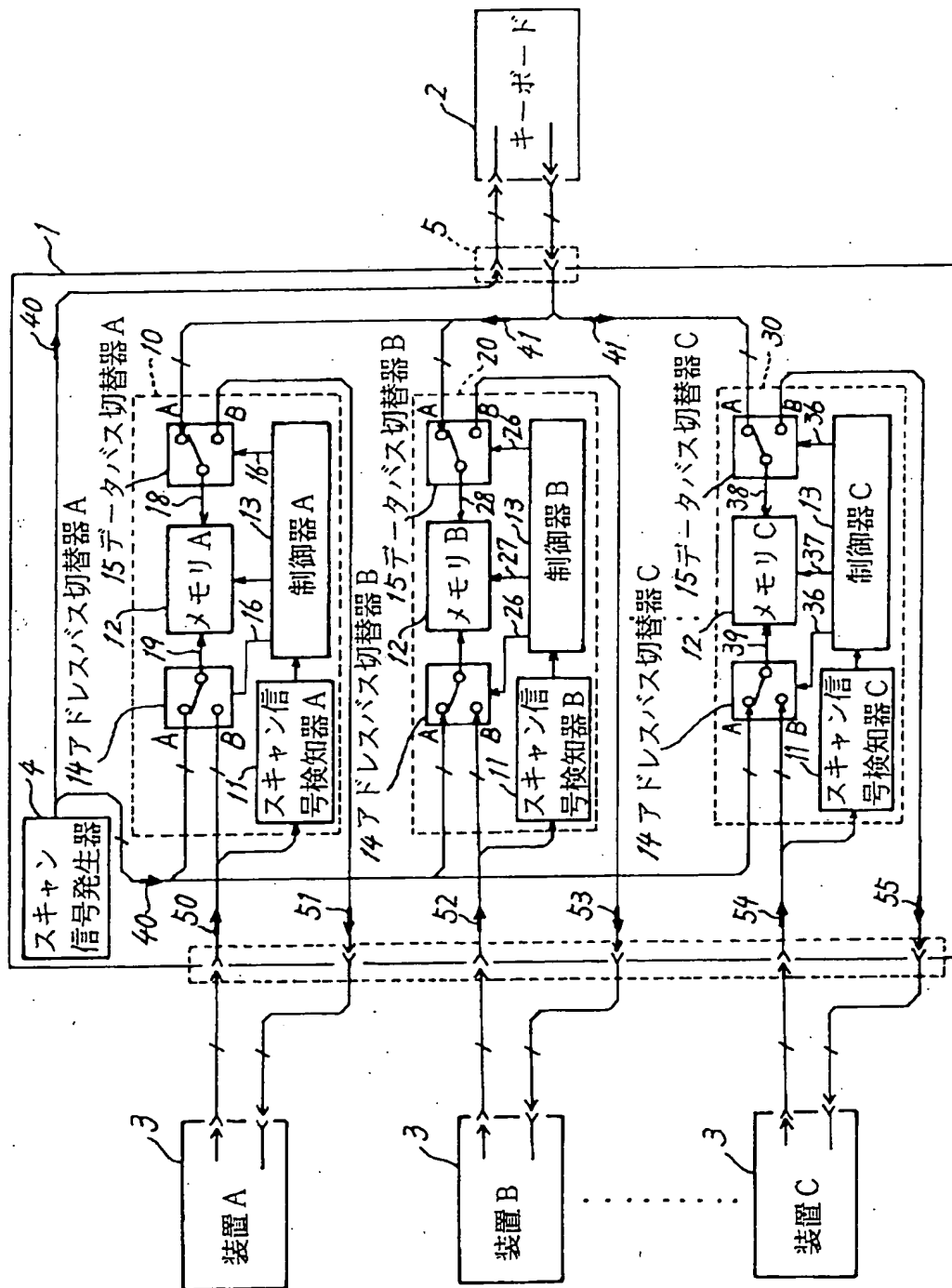
【符号の説明】

- (1) キーボード信号分配器
- (2) キーボード
- (3) 装置A, B, C
- (4) スキャン信号発生器
- (10) 分配器
- (11) スキャン信号検知器A, B, C
- (12) メモリA, B, C
- (13) 制御器A, B, C
- (14) アドレスバス切替器A, B, C
- (15) データバス切替器A, B, C
- (16) バス切替信号
- (17) WR信号
- (18) データバス
- (19) アドレスバス

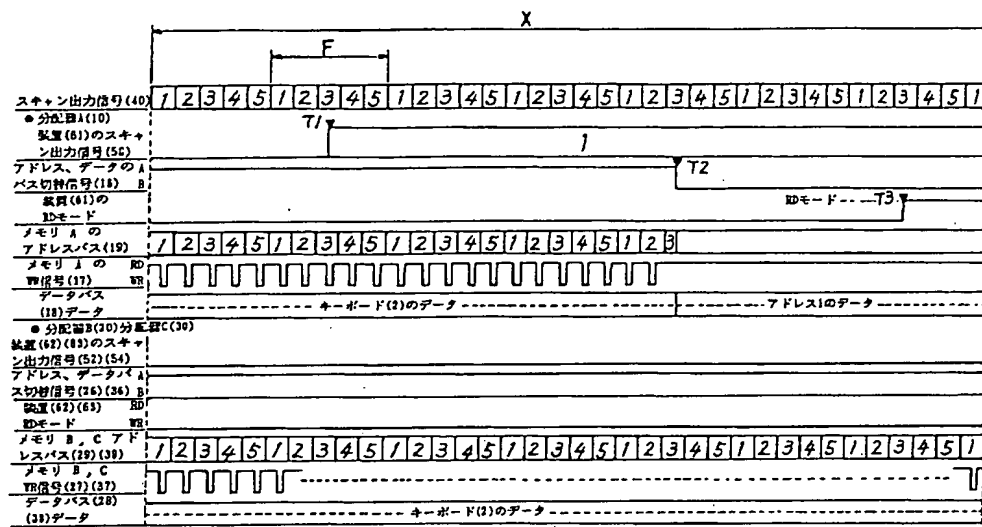
【図2】



【図1】



【図3】



【図4】

